



(12) 发明专利

(10) 授权公告号 CN 101741346 B

(45) 授权公告日 2012.06.20

(21) 申请号 200810226686.0

US 5332937 A, 1994.07.26, 全文.

(22) 申请日 2008.11.19

JP 5152860 A, 1993.06.18, 全文.

(73) 专利权人 中国科学院微电子研究所
地址 100029 北京市朝阳区北土城西路 3 号

审查员 陈丽娜

(72) 发明人 陈勇 周玉梅 卫宝跃

(74) 专利代理机构 中科专利商标代理有限责任
公司 11021

代理人 周国城

(51) Int. Cl.

H03H 11/04 (2006.01)

H03H 11/12 (2006.01)

(56) 对比文件

CN 1722609 A, 2006.01.18, 全文.

US 5444414 A, 1995.08.22, 全文.

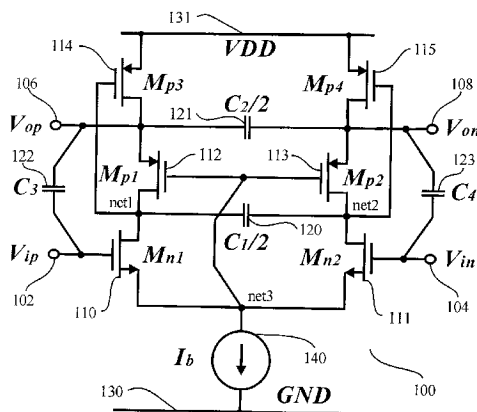
权利要求书 2 页 说明书 5 页 附图 3 页

(54) 发明名称

用于实现零极点型高阶滤波器的跨导 - 电容
双二阶单元

(57) 摘要

本发明公开了一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 包括: 一第一级跨导 - 电容积分单元, 包括两个 NMOS 晶体管和一个电容, 用于将接收的输入电压信号转换成电流信号, 并给电容充电; 一第二级跨导 - 电容积分单元, 包括两个 PMOS 晶体管和一个电容, 用于将第一级积分单元输出的电压信号转换成电流信号, 并给电容充电; 一内部堆叠管, 包括两个 PMOS 晶体管, 控制输出共模电压, 并用于与第一级积分单元和第二级积分单元一起综合复数极点; 一电流源, 用于向跨导 - 电容双二阶单元的支路提供电流; 一同相前馈电容元件, 包括两个电容, 用于确定跨导 - 电容双二阶单元的复数共轭零点特性。利用本发明, 实现了零极点型高阶滤波器, 降低了功耗。



1. 一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,包括:
 - 一第一级跨导 - 电容积分单元,包括两个 NMOS 晶体管和一个电容,用于将接收的输入电压信号转换成电流信号,并给电容充电,形成第一级积分单元;
 - 一第二级跨导 - 电容积分单元,包括两个 PMOS 晶体管和一个电容,用于将第一级积分单元输出的电压信号转换成电流信号,并给电容充电,形成第二级积分单元;
 - 一内部堆叠管,包括两个 PMOS 晶体管,控制输出共模电压,并用于与第一级积分单元和第二级积分单元一起综合复数极点;该内部堆叠管的栅极电压自偏置,且控制输出共模电压;
 - 一电流源,用于向跨导 - 电容双二阶单元的支路提供电流;
 - 一同相前馈电容元件,包括两个电容,用于确定跨导 - 电容双二阶单元的复数共轭零点特性。
2. 根据权利要求 1 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,所述第一级跨导 - 电容积分单元包括:
 - 第一 NMOS 管 Mn1(110),该管的栅极接输入端 Vip(102),漏极标记为 net1,源极与电流源一端相连,标记为 net3,衬底接地电压 GND;
 - 第二 NMOS 管 Mn2(111),该管的栅极接输入端 Vin(104),漏极标记为 net2,源极接 net3,衬底接地电压 GND;
 - 第一电容 C1(120),一端接 net1,另一端接 net2。
3. 根据权利要求 2 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,所述第二级跨导 - 电容积分单元包括:
 - 第三 PMOS 管 Mp3(114),该管的栅极接 net1,漏极接输出端 Vop(106),源极和衬底接电源电压 VDD;
 - 第四 PMOS 管 Mp4(115),该管的栅极接 net2,漏极接输出端 Von(108),源极和衬底接电源电压 VDD;
 - 第二电容 C2(121),一端接输出端 Vop(106),另一端接输出端 Von(108)。
4. 根据权利要求 2 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,所述内部堆叠管包括:
 - 第一 PMOS 管 Mp1(112),该管的栅极接 net3,漏极接 net1,源极和衬底接输出端 Vop(106);
 - 第二 PMOS 管 Mp2(113),该管的栅极接 net3,漏极接 net2,源极和衬底接输出端 Von(108)。
5. 根据权利要求 2 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,所述电流源的正端接 net3,负端接地电压 GND。
6. 根据权利要求 1 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于,所述同相前馈电容元件包括:
 - 第三电容 C3(122),一端接输入端 Vip(102),另一端接输出端 Vop(106),电容值为 C3;
 - 第四电容 C4(123),一端接输入端 Vin(104),另一端接输出端 Von(108),电容值为 C4。
7. 根据权利要求 1 所述的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,其特征在于:同相前馈电容元件用于确定双二阶单元传输函数中复数共轭零点,可用于实现

零极点型低通滤波器。

用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元

技术领域

[0001] 本发明涉及跨导 - 电容滤波器设计技术领域,尤其涉及一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,主要应用于采用级联法设计的零极点型高阶模拟滤波器中。

背景技术

[0002] 近些年来,随着无线通信技术的飞速发展和 CMOS 工艺技术的不断进步,实现无线通信收发机和数字基带电路系统单芯片的集成是未来发展的必然趋势。有源滤波器的片上集成是片上系统发展中需要解决的问题。尤其对于移动系统和手持设备的片上系统,要求有源滤波器不仅具有高动态范围、高精度、面积小等特点,而且具有低功耗的特点。

[0003] 目前,片上集成有源滤波器中有跨导放大器和电容组成的跨导 - 电容 (Gm-C) 有源滤波器是模拟滤波器设计领域中一个热点研究方向,其中,跨导放大器 (Gm) 是将输入电压信号转换为电流信号的放大器。Gm-C 滤波器不仅具有高频特性好、可调谐性强、电路综合能力好的特点,而且易于结合电流复用技术实现紧凑的电路结构。

[0004] 在 S. D' Amico and A. Baschirotto "A compact High-Frequency Low-Power Continuous-Time Gm-C Biquad Cell" IEE Electronics Letters 29th May 2003, Vol 39, No. 11, pp. 821-822. (以下中称为 "P1") 中描述了全极点型的跨导 - 电容双二阶单元。用于实现高阶滤波器的跨导 - 电容双二阶单元的典型结构由四个分离的跨导单元级联组成,如图 1 所示。因此降低滤波器的功耗就要有效地降低双二阶单元中每个跨导单元的功耗。P1 中提出的跨导 - 电容双二阶单元采用电流复用技术,优化双二阶单元整体结构的功耗。

[0005] 滤波器种类很多,分类方法也不同。(1) 按照功能分:低通、带通、高通、带阻;(2) 按照传输函数逼近方式分:巴特沃斯、切比雪夫 I、切比雪夫 II、椭圆、贝塞尔;(3) 按照零极点结合方式分:全极点型(巴特沃斯、切比雪夫 I、贝塞尔)、零极点型(切比雪夫 II、椭圆)。

[0006] P1 中提出的跨导 - 电容双二阶单元是全极点型的双二阶单元,采用该双二阶单元设计滤波器只能实现 (3) 中全极点型低通滤波器,而不能实现零极点型低通滤波器。

发明内容

[0007] (一) 要解决的技术问题

[0008] 有鉴于此,本发明的主要目的在于提出一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,以实现零极点型高阶滤波器,并降低功耗。

[0009] (二) 技术方案

[0010] 为了解决上述技术问题,本发明采用的技术方案如下:

[0011] 一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元,包括:

[0012] 一第一级跨导 - 电容积分单元,包括两个 NMOS 晶体管和一个电容,用于将接收的输入电压信号转换成电流信号,并给电容充电,形成第一级积分单元;

[0013] 一第二级跨导 - 电容积分单元,包括两个 PMOS 晶体管和一个电容,用于将第一级

积分单元输出的电压信号转换成电流信号,并给电容充电,形成第二级积分单元;

[0014] 一内部堆叠管,包括两个 PMOS 晶体管,控制输出共模电压,并用于与第一级积分单元和第二级积分单元一起综合复数极点;

[0015] 一电流源,用于向跨导-电容双二阶单元的支路提供电流;

[0016] 一同相前馈电容元件,包括两个电容,用于确定跨导-电容双二阶单元的复数共轭零点特性。

[0017] 上述方案中,所述第一级跨导-电容积分单元包括:

[0018] 第一 NMOS 管 (Mn1) 110,该管的栅极接输入端 Vip102,漏极标记为 net1,源极与电流源一端相连,标记为 net3,衬底接地电压 GND;

[0019] 第二 NMOS 管 (Mn2) 111,该管的栅极接输入端 Vin104,漏极标记为 net2,源极接 net3,衬底接地电压 GND;

[0020] 第一电容 (C1) 120,一端接 net1,另一端接 net2。

[0021] 上述方案中,所述第二级跨导-电容积分单元包括:

[0022] 第三 PMOS 管 (Mp3) 114,该管的栅极接 net1,漏极接输出端 Vop106,源极和衬底接电源电压 VDD;

[0023] 第四 PMOS 管 (Mp4) 115,该管的栅极接 net2,漏极接输出端 Von108,源极和衬底接电源电压 VDD;

[0024] 第二电容 (C2) 121,一端接输出端 Vop106,另一端接输出端 Von108。

[0025] 上述方案中,所述内部堆叠管包括:

[0026] 第一 PMOS 管 (Mp1) 112,该管的栅极接 net3,漏极接 net1,源极和衬底接输出端 Vop106;

[0027] 第二 PMOS 管 (Mp2) 113,该管的栅极接 net3,漏极接 net2,源极和衬底接输出端 Von108。

[0028] 上述方案中,所述电流源的正端接 net3,负端接地电压 GND。

[0029] 上述方案中,所述同相前馈电容元件包括:

[0030] 第三电容 (C3) 122,一端接输入端 Vip102,另一端接输出端 Vop106,电容值为 C3;

[0031] 第四电容 (C4) 123,一端接输入端 Vin104,另一端接输出端 Von108,电容值为 C4。

[0032] 上述方案中,同相前馈电容元件用于确定双二阶单元传输函数中复数共轭零点,可用于实现零极点型低通滤波器。

[0033] 上述方案中,内部堆叠管栅极电压自偏置,并且控制输出共模电压。

[0034] 上述方案中,级间差分电容元件 120 的值为 C1 的二分之一,级间差分电容元件 121 的值为 C2 的二分之一;同相前馈电容元件 122 的值为 C3,同相前馈电容元件 123 的值为 C4,并且 C3 = C4。

[0035] (三) 有益效果

[0036] 从上述技术方案可以看出,本发明具有以下有益效果:

[0037] 1、本发明提供的这种用于实现零极点型高阶滤波器的跨导-电容双二阶单元,内部堆叠管与两个跨导积分单元综合复数极点,同相前馈电容综合复数零点,因此该单元可以用于级联法设计零极点型高阶滤波器。

[0038] 2、本发明提供的这种用于实现零极点型高阶滤波器的跨导-电容双二阶单元,不

仅采用电流复用技术有效降低跨导 - 电容双二阶单元的功耗, 而且采用自偏置技术进一步降低整体功耗。

[0039] 3、本发明提供的这种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 采用开关控制前馈电容, 可以实现全极点和零极点可配置的滤波器。

[0040] 4、本发明提供的这种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 输入和输出共模电平可以相同, 在级联法实现高阶滤波器时易于级间直接相连。

附图说明

[0041] 通过下述优选实施例结合附图的描述, 本发明的上述及其它特征将会变得更加明显, 其中:

[0042] 图 1 是由四个分离的跨导单元级联组成的典型结构跨导 - 电容双二阶单元的示意图;

[0043] 图 2 是本发明用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元的一种实施例的示意图;

[0044] 图 3 是双二阶单元实现切比雪夫 II 型滤波器的幅频曲线 $Q = 1.48$;

[0045] 图 4 是双二阶单元实现切比雪夫 II 型滤波器的幅频曲线 $Q = 0.56$ 。

具体实施方式

[0046] 为使本发明的目的、技术方案和优点更加清楚明白, 以下结合具体实施例, 并参照附图, 对本发明进一步详细说明。

[0047] 图 2 是本发明用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元的一种实施例的示意图, 该实施例采用 CMOS 工艺实现, 具体的电路描述如下:

[0048] 一种用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 包括:

[0049] 一第一级跨导 - 电容积分单元, 包括两个 NMOS 晶体管和一个电容, 用于将接收的输入电压信号转换成电流信号, 并给电容充电, 形成第一级积分单元;

[0050] 一第二级跨导 - 电容积分单元, 包括两个 PMOS 晶体管和一个电容, 用于将第一级积分单元输出的电压信号转换成电流信号, 并给电容充电, 形成第二级积分单元;

[0051] 一内部堆叠管, 包括两个 PMOS 晶体管, 控制输出共模电压, 并用于与第一级积分单元和第二级积分单元一起综合复数极点;

[0052] 一电流源, 用于向跨导 - 电容双二阶单元的支路提供电流;

[0053] 一同相前馈电容元件, 包括两个电容, 用于确定跨导 - 电容双二阶单元的复数共轭零点特性。

[0054] 上述第一级跨导 - 电容积分单元包括:

[0055] NMOS 管 (Mn1) 110, 该管的栅极接输入端 Vip102, 漏极标记为 net1, 源极与电流源一端相连, 标记为 net3, 衬底接地电压 GND;

[0056] NMOS 管 (Mn2) 111, 该管的栅极接输入端 Vin104, 漏极标记为 net2, 源极接 net3, 衬底接地电压 GND;

[0057] 第一电容 (C1) 120, 一端接 net1, 另一端接 net2。

[0058] 上述第二级跨导 - 电容积分单元包括:

[0059] PMOS 管 (Mp3) 114, 该管的栅极接 net1, 漏极输出端 (Vop) 106, 源极和衬底接电源电压 VDD;

[0060] PMOS 管 (Mp4) 115, 该管的栅极接 net2, 漏极输出端 (Von) 108, 源极和衬底接电源电压 VDD;

[0061] 第二电容 121 (C2), 一端接 106, 另一端接 108。

[0062] 上述内部堆叠管包括:

[0063] 第一 PMOS 管 (Mp1) 112, 该管的栅极接 net3, 漏极接 net1, 源极和衬底接 106;

[0064] 第二 PMOS 管 (Mp2) 113, 该管的栅极接 net3, 漏极接 net2, 源极和衬底接 108。

[0065] 上述电流源的正端接 net3, 负端接地电压 GND。

[0066] 上述同相前馈电容元件包括:

[0067] 第三电容 (C3) 122, 一端接 102, 另一端接 106, 电容值为 C3;

[0068] 第四电容 (C4) 123, 一端接 104, 另一端接 108, 电容值为 C4。

[0069] 上述用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 同相前馈电容元件用于确定双二阶单元传输函数中复数共轭零点, 可用于实现零极点型低通滤波器。

[0070] 上述用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 内部堆叠管栅极电压自偏置, 并且控制输出共模电压。

[0071] 上述用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元, 级间差分电容元件 120 的值为 C1 的二分之一, 级间差分电容元件 121 的值为 C2 的二分之一。同相前馈电容元件 122 的值为 C3, 同相前馈电容元件 123 的值为 C4, 并且 C3 = C4。

[0072] 为了更加详细的说明本发明提出的用于实现零极点型高阶滤波器的跨导 - 电容双二阶单元如何实现零极点型滤波器, 接下来进行定量分析。如图 2 所示, 同相前馈电容用于确定滤波器传输函数中复数零点, 而内部堆叠管与两个跨导 - 电容积分单元一起综合滤波器传输函数中两个复数极点。忽略输出跨导、晶体管的寄生电容, 并且设 Mn1 和 Mn2 的跨导为 gm1、gm2 并且相等, 设 Mp1 和 Mp2 的跨导为 gm3、gm4 并且相等, 设 Mp3 和 Mp4 的跨导为 gm5、gm6 并且相等, C3 = C4。可以得到滤波器传输函数:

$$[0073] \quad H(s) = \frac{\frac{C_3}{C_2 + C_3} (s^2 + \frac{g_{m1} g_{m5}}{C_1 C_3})}{s^2 + s \frac{g_{m3}}{C_2 + C_3} + \frac{g_{m3} g_{m5}}{C_1 (C_2 + C_3)}} \quad (1)$$

[0074] 可以得到滤波器特性参数 (ω_0 是极点特征频率, ω_z 是零点特征频率, Q 是品质因数, K 是直流增益) 为:

$$[0075] \quad \omega_0 = 2\pi f_0 = \sqrt{\frac{g_{m3} g_{m5}}{C_1 (C_2 + C_3)}} \quad (2)$$

$$[0076] \quad Q = \sqrt{\frac{C_2 + C_3}{C_1} \frac{g_{m5}}{g_{m3}}} \quad (3)$$

$$[0077] \quad \omega_z = \sqrt{\frac{g_{m1} g_{m5}}{C_1 C_3}} \quad (4)$$

$$[0078] \quad K = \frac{g_{m1}}{g_{m3}} \quad (5)$$

[0079] 采用 SMIC CMOS 0.18 μm 混合信号工艺仿真图 2 中双二阶单元。图 3 中描述的曲线是图 2 中双二阶单元实现二阶切比雪夫 II 型滤波器的传输函数曲线,该曲线图的垂直坐标轴和水平坐标轴分别表示以分贝 (dB) 为单位的幅度特性和相应的频率 (Hz)。从该曲线可知道:(1) 不但实现高 Q 值 ($Q = 1.48$) 的复数极点,而且在带外实现了复数共轭零点,使得双二阶单元滤波器在带外 63MHz 处衰减 50dB。(2) 从公式 (5) 中可以指导图 2 中实现的双二阶单元具有直流增益 2.3dB,可以设定 g_{m1}/g_{m3} 比值不同调整直流增益。实际电路仿真结果与 MATLAB 建模的滤波特性相吻合。

[0080] 采用 SMIC CMOS 0.18 μm 混合信号工艺仿真图 1 中双二阶单元。图 4 中描述的曲线是图 1 中双二阶单元实现二阶切比雪夫 II 型滤波器的传输函数曲线,该曲线图的垂直坐标轴和水平坐标轴分别表示以分贝 (dB) 为单位的幅度特性和相应的频率 (Hz)。从该曲线可知道:(1) 不但实现低 Q 值 ($Q = 0.56$) 的复数极点,而且在带外实现了复数共轭零点,使得双二阶单元滤波器在带外 28MHz 处衰减 35dB。实际电路仿真结果与 MATLAB 建模的滤波特性相吻合。

[0081] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,所应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

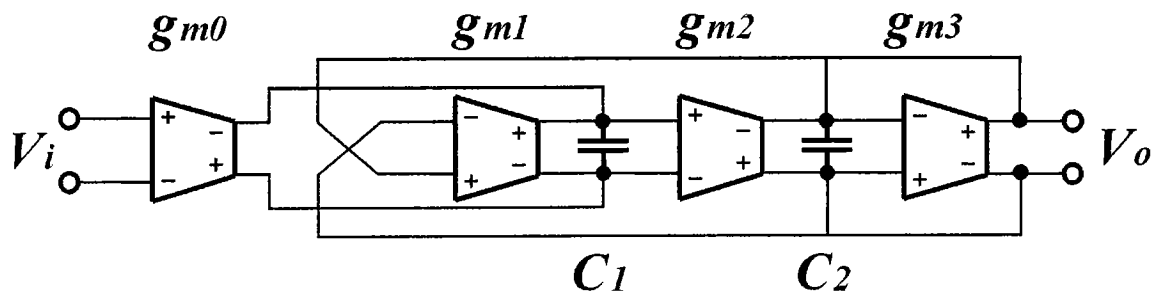


图 1

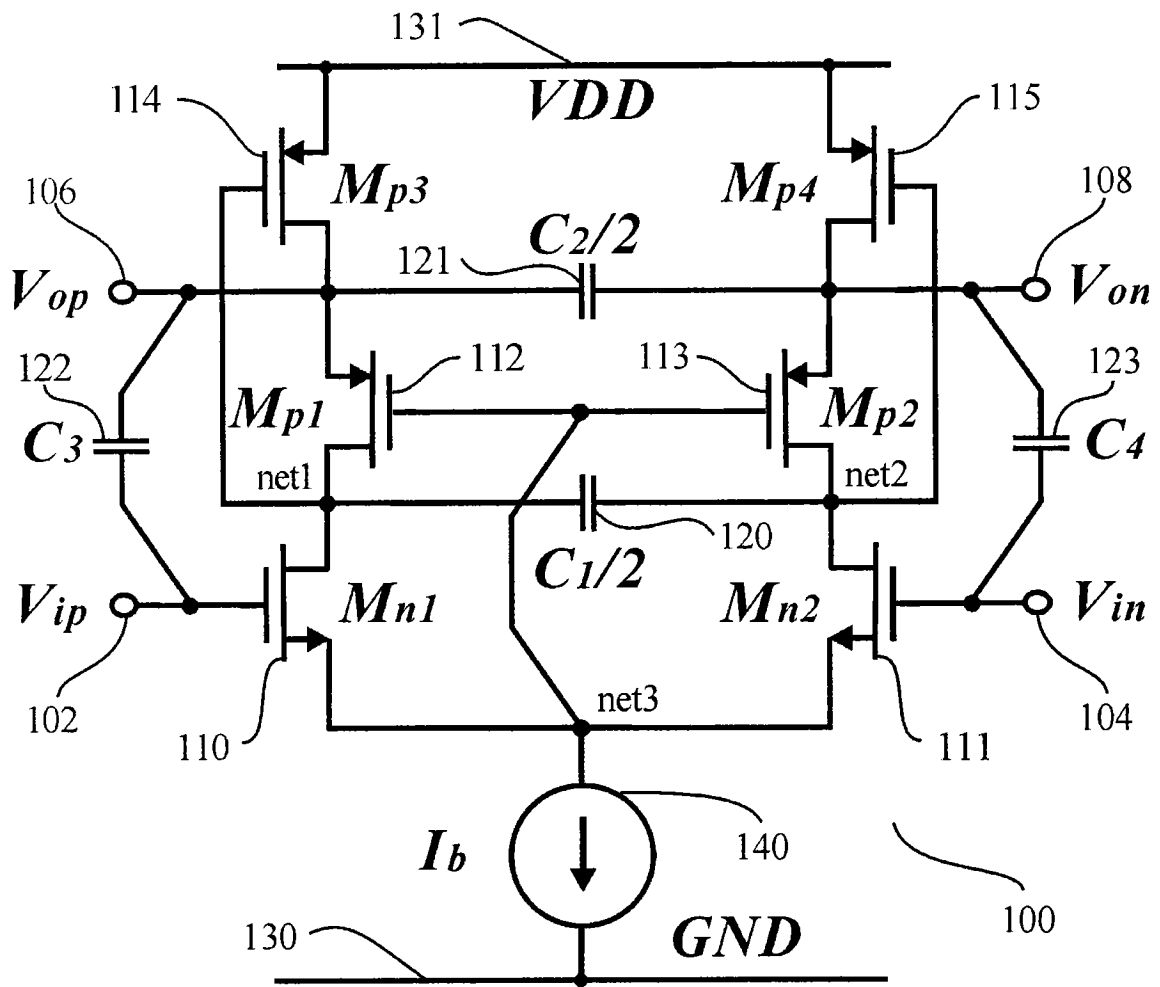


图 2

双二阶单元实现二阶切比雪夫II型滤波器的幅频曲线 $Q=1.48$

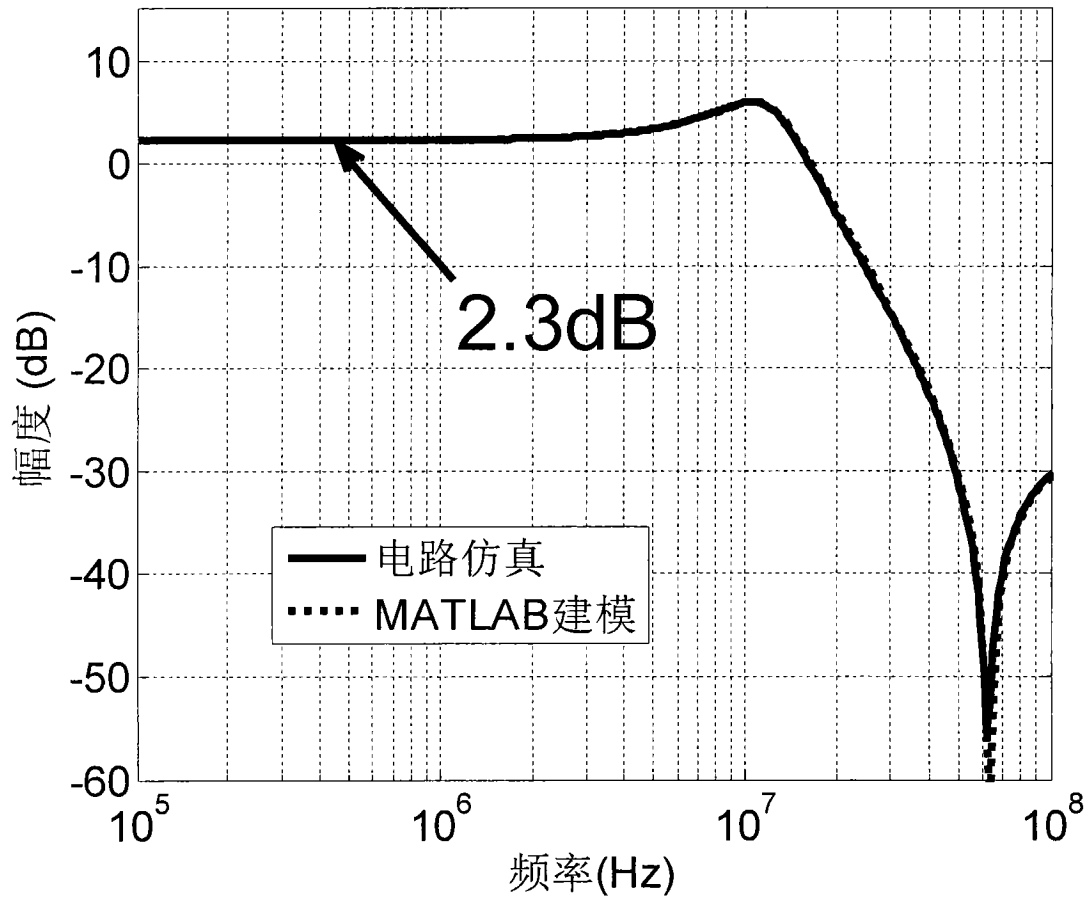


图 3

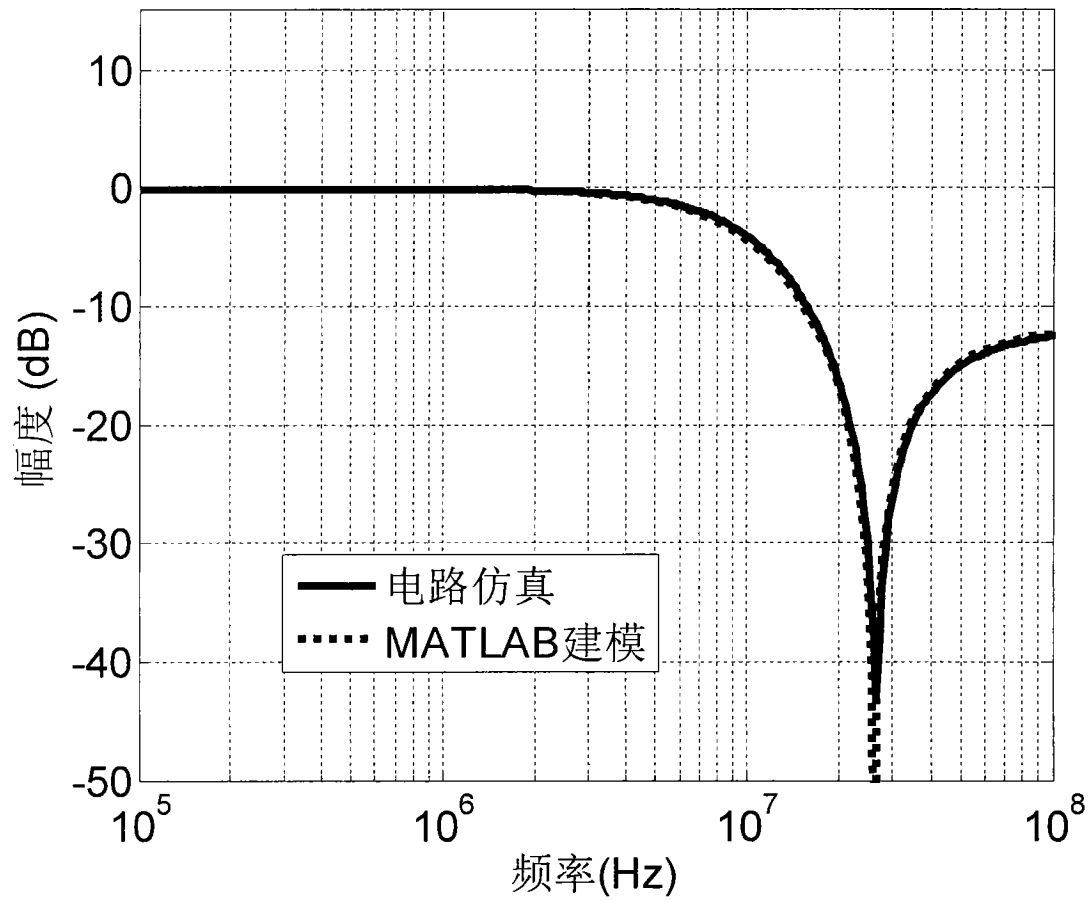
双二阶单元实现二阶切比雪夫II型滤波器的幅频曲线 $Q=0.56$ 

图 4